

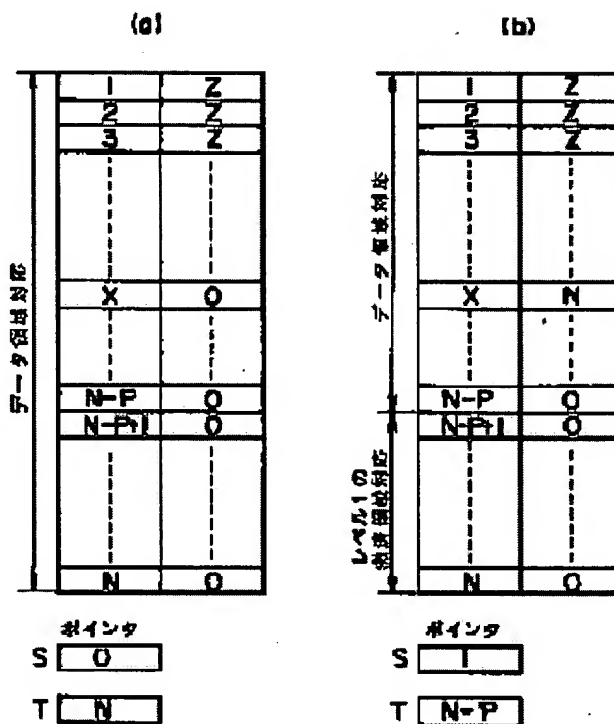
MEMORY CARD DEVICE

Patent number: JP5314019
Publication date: 1993-11-26
Inventor: YOSHIOKA SHINPEI; KONISHI KAZUO; MARUYAMA KOJI; MAEKAWA TOMOYUKI; SATO TOSHIAKI
Applicant: TOKYO SHIBAURA ELECTRIC CO.; TOSHIBA AVE KK
Classification:
- international: G06F12/16; G06F3/08; G06K19/07; G11C5/00; G11C7/00; G11C16/06
- european:
Application number: JP19920116018 19920508
Priority number(s): JP19920116018 19920508

Report a data error here

Abstract of JP5314019

PURPOSE: To continuously use even an EPROM in which a write failure occurred at a part of it by retrieving the prescribed number of free blocks from a data area and assigning them to a failure relieving area when the write failure occurs. **CONSTITUTION:** When the write failure occurs in some block X at the time of writing data in the EPROM, P-pieces of the free blocks in one level portion of a failure relieving area are secured as the failure relieving level. Next, these detected free blocks are assigned to the failure relieving area from the data area. P-pieces of the continuous blocks N, N-1, ..., N-P+1 are changed in their assignment from the data area to the failure relieving area successively from a final block N toward a younger block number, and the failure relieving area of the level '1' is secured. Then, the data to be written in the block X in which the write failure is caused is relieved by writing it in the block N among P-pieces of the secured failure relieving blocks.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-314019

(43)公開日 平成5年(1993)11月26日

(51)Int.Cl. ³	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 12/16	3 1 0 Q	7629-5B		
3/08	C	7165-5B		
G 0 6 K 19/07		8623-5L	G 0 6 K 19/ 00	N
		6741-5L	G 1 1 C 17/ 00	3 0 9 F

審査請求 未請求 請求項の数1(全 9 頁) 最終頁に続く

(21)出願番号 特願平4-116018

(22)出願日 平成4年(1992)5月8日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(71)出願人 000221029

東芝エー・ピー・イー株式会社

東京都港区新橋3丁目3番9号

(72)発明者 吉岡 心平

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝映像メディア技術研究所内

(72)発明者 小西 和夫

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝映像メディア技術研究所内

(74)代理人 弁理士 鈴江 武彦

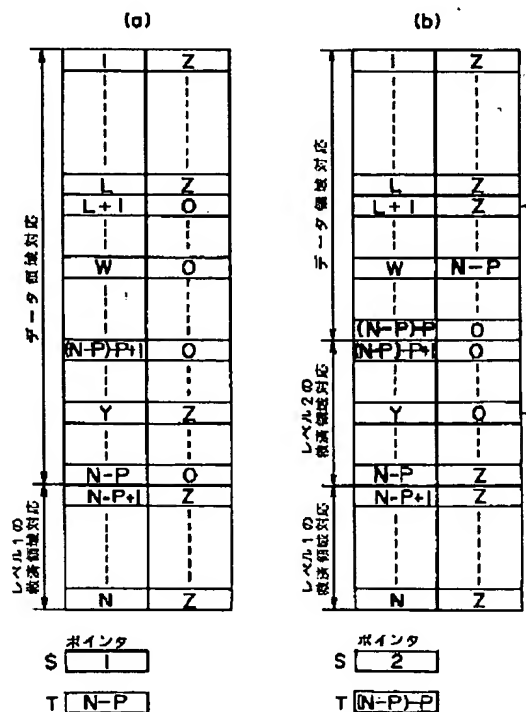
最終頁に続く

(54)【発明の名称】 メモリカード装置

(57)【要約】

【目的】この発明は、一部に書き込み不良が発生したEEPROMでも継続して使用することができるとともに、そのEEPROMの記憶領域の有効利用を図ることができ、経済的に有利で実用に供し得るメモリカード装置を提供することを目的としている。

【構成】EEPROMのデータ領域のブロックに書き込み不良が検出された状態で、該データ領域中から規定数の空きブロックを検索して不良救済領域に割り当て、該不良ブロックに書き込むデータを不良救済領域の空きブロックに書き込む第1の救済手段と、この不良救済領域が満杯で、かつ、データ領域のブロックに書き込み不良が検出された状態で、該データ領域中から規定数の空きブロックを検索して新たな不良救済領域に割り当て、該不良ブロックに書き込むデータを新たな不良救済領域の空きブロックに書き込む第2の救済手段とを備えている。



【特許請求の範囲】

【請求項1】一定容量の複数のブロックで構成されるデータ領域を有するEEPROMと、このEEPROMのデータ領域のブロックに書き込み不良が検出された状態で、該データ領域中から規定数の空きブロックを検索して第1の不良救済領域に割り当て、該不良ブロックに書き込むデータを前記第1の不良救済領域の空きブロックに書き込む第1の救済手段と、この第1の救済手段により前記第1の不良救済領域が満杯になり、かつ、前記データ領域のブロックに書き込み不良が検出された状態

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、半導体メモリとしてEEPROM（エレクトリカリィ・イレサブル・アンド・プログラマブル・リード・オンリー・メモリ）を使用したメモリカード装置に係り、特に撮影した被写体の光学像をデジタル画像データに変換して半導体メモリに記録する電子スチルカメラ装置等に使用して好適するものに関する。

【0002】

【従来の技術】周知のように、撮影した被写体の光学像を固体撮像素子を用いて電気的な画像信号に変換し、この画像信号をデジタル画像データに変換して半導体メモリに記録する電子スチルカメラ装置が開発されている。そして、この種の電子スチルカメラ装置にあっては、半導体メモリをカード状のケースに内蔵してなるメモリカードを、カメラ本体に着脱自在となるように構成することによって、通常のカメラにおけるフィルムと等価な取り扱いができるようになされている。

【0003】ここで、電子スチルカメラ装置のメモリカードは、現在、標準化が進められていて、内蔵される半導体メモリとしては、複数枚のデジタル画像データを記録するために大記憶容量のものが要求され、例えばSRAM（スタティック・ランダム・アクセス・メモリ）、マスクROM及び電氣的にデータの書き込みや消去が可能なEEPROM等が考えられており、SRAMを用いたメモリカードは既に商品化されている。

【0004】ところで、SRAMを用いたメモリカードは、どのようなフォーマットのデータ構成にも対応することができるとともに、データの書き込みスピード及び読み出しスピードも速いという利点がある反面、書き込んだデータを保持するためのバックアップ電池をメモリカード内に収容する必要があるため、電池収容スペースを設置する分だけ記憶容量が削減されるとともに、SRAM自体のコストが高く経済的な不利を招くという問題

を持っている。

【0005】そこで、現在では、SRAMの持つ問題点を解消するために、メモリカードに用いられる半導体メモリとしてEEPROMが注目されている。このEEPROMは、磁気ディスクに代わる記録媒体として注目を浴びているもので、データ保持のためのバックアップ電池が不要であるとともに、チップ自体のコストを安くすることができる等、SRAMの持たない特有な利点を有することから、メモリカード用として使用するための開発が盛んに行なわれている。

【0006】ここで、図6は、SRAMを用いたメモリカード（SRAMカード）とEEPROMを用いたメモリカード（EEPROMカード）との長短を比較して示している。まず、比較項目1、2のバックアップ電池及びコストについては、既に前述したように、SRAMカードはバックアップ電池が必要でありコストも高いという問題があるのに対し、EEPROMカードはバックアップ電池が不要でコストも低くすることができるという利点を有している。

【0007】次に、比較項目3、4の書き込みスピード及び読み出しスピードについては、アドレスで任意に指定したバイトまたはビットに対して、データの書き込み及び読み出しを行なう、SRAMとEEPROMとに共通のランダムアクセスモードと、複数の連続するバイト（数百バイト）でなるページを指定することにより、ページ単位で一括してデータの書き込み及び読み出しを行なう、EEPROMに特有のページモードとに分けて考えられる。

【0008】そして、ランダムアクセスモードにおいて、SRAMは書き込みスピード及び読み出しスピードが共に速く、EEPROMは書き込みスピード及び読み出しスピードが共に遅くなっている。また、EEPROMは、ページモードにおいて、1ページ分の大量のデータを一斉に書き込み及び読み出しすることから、ランダムアクセスモードに比してデータの書き込みスピード及び読み出しスピードは速くなっている。

【0009】さらに、比較項目5のイレース（消去）モードは、EEPROMに特有のモードであり、SRAMには存在しないモードである。すなわち、EEPROMは、既にデータの書き込まれている領域に新たにデータを書き込む場合、先に書き込まれているデータを一旦イレースしないと新たなデータを書き込むことができないため、データの書き込みを行なうに際して、このイレースモードが実行されるようになっている。

【0010】また、比較項目6の書き込みベリファイも、EEPROMに特有のモードであり、SRAMには存在しないモードである。すなわち、EEPROMは、データ書き込みを行なう場合、通常1回の書き込み動作では完全な書き込みが行なわれない。このため、EEPROMに対して1回の書き込み動作を行なう毎にEEP

ROMの書き込み内容を読み出し、正確に書き込まれているか否かをチェックする必要がある、これが書き込みベリファイである。

【0011】具体的には、EEPROMに書き込むべきデータをバッファメモリに記録しておき、バッファメモリからEEPROMにデータを転送して書き込んだ後、EEPROMの書き込み内容を読み出し、バッファメモリの内容と比較して一致しているか否かを判別している。そして、書き込みベリファイの結果、不一致（エラー）と判定された場合には、再度バッファメモリの内容をEEPROMに書き込む動作を繰り返すようにしている。

【0012】以上の比較結果から明らかなように、EEPROMには、バックアップ電池が不要でありコストが安く、しかもページ単位のデータ書き込み及び読み出しが可能である等の、SRAMに見られない特有な利点が備えられている反面、ランダムアクセスモードにおけるデータの書き込みスピード及び読み出しスピードが遅いとともに、イレースモードや書き込みベリファイ等のようなSRAMにはないモードを必要とするという不都合もある。

【0013】そこで、メモ리카ードに使用する半導体メモリとして、現在使用されているSRAMに代えてEEPROMを使用することを考えた場合、データの書き込みスピード及び読み出しスピードの問題や、イレースモード及び書き込みベリファイ等を必要とするという問題を解消し、SRAMを内蔵したメモ리카ードと等価な取り扱いができるように、つまりSRAMカードライクに使用できるように細部に渡って種々の改良を施すことが、肝要なこととなっている。

【0014】この場合、特に問題となることは、EEPROMは、データの書き替え回数が一定数を越えるとメモリセルが急激に劣化しデータの書き込み不良が発生し易くなることである。すなわち、EEPROMは、プログラムデータの記録用として開発され、プログラムのバージョンアップのときにデータの書き替えを行なえるようにすることを意図したものであるから、多数回のデータ書き替えに対応できるように設計されていないからである。

【0015】ところが、上述したように、例えば電子スチルカメラ装置等に使用されるメモ리카ード用の半導体メモリとして、従来より使用されていたSRAMに代えてEEPROMを用いるようにした場合、当然のことながら、EEPROMに対して頻繁にデータの書き替えが行なわれるような使われ方をされることになるため、書き込み不良の発生率が飛躍的に増大するであろうことは、どうしても避けられないこととなっている。

【0016】そして、この書き込み不良について、従来では、前述した書き込みベリファイ処理を所定回数繰り返しても正しく書き込まれなかったとき書き込み不良で

あると判断している。しかるに、従来では、EEPROMの一部に書き込み不良が生じた場合でも、そのEEPROMを内蔵するメモ리카ード全体を不良品として取り扱うようにしているため、非常に効率が悪く経済的に不利であるという問題が生じている。

【0017】

【発明が解決しようとする課題】以上のように、EEPROMを内蔵した従来のメモ리카ードでは、一部に書き込み不良が発生したEEPROMを内蔵するメモ리카ード全体を不良品として処理するため、非常に効率が悪く経済的に不利になるという問題を有している。

【0018】そこで、この発明は上記事情を考慮してなされたもので、一部に書き込み不良が発生したEEPROMでも継続して使用することができるとともに、そのEEPROMの記憶領域の有効利用を図ることができ、経済的に有利で実用に供し得る極めて良好なメモ리카ード装置を提供することを目的とする。

【0019】

【課題を解決するための手段】この発明に係るメモ리카ード装置は、一定容量の複数のブロックで構成されるデータ領域を有するEEPROMと、このEEPROMのデータ領域のブロックに書き込み不良が検出された状態で、該データ領域中から規定数の空きブロックを検索して第1の不良救済領域に割り当て、該不良ブロックに書き込むデータを第1の不良救済領域の空きブロックに書き込む第1の救済手段と、この第1の救済手段により第1の不良救済領域が満杯になり、かつ、データ領域のブロックに書き込み不良が検出された状態で、該データ領域中から規定数の空きブロックを検索して第2の不良救済領域に割り当て、該不良ブロックに書き込むデータを第2の不良救済領域の空きブロックに書き込む第2の救済手段とを備えるようにしたものである。

【0020】

【作用】上記のような構成によれば、第1の救済手段により、データ領域の一部のブロックに書き込み不良が発生したとき、データ領域中から規定数の空きブロックを検索して第1の不良救済領域に割り当て、該不良ブロックに書き込むデータを第1の不良救済領域の空きブロックに書き込むようにしたので、一部に書き込み不良が発生したEEPROMでも継続して使用することができ、経済的に有利で実用に適するものである。また、第1の不良救済領域が満杯になった場合には、第2の救済手段により、データ領域中から新たに規定数の空きブロックを検索して第2の不良救済領域に割り当て、該不良ブロックに書き込むデータを第2の不良救済領域の空きブロックに書き込むようにしたので、EEPROMの記憶領域の有効利用を図ることができる。

【0021】

【実施例】以下、この発明を電子スチルカメラ装置に適用した場合の一実施例について図面を参照して詳細に説

明する。図1において、11はメモリカード本体で、その一端部に設置されたコネクタ12を介して、図示しない電子スチルカメラ本体に接続されるようになされている。このコネクタ12には、電子スチルカメラ本体側から、メモリカード本体11に書き込むべきデータや、その書き込み場所を示すアドレスデータ等が供給される。

【0022】そして、このコネクタ12に供給されたデータは、バスライン13を介してデータ入出力制御回路14に取り込まれる。このデータ入出力制御回路14は、データの高速書き込み及び高速読み出しが可能な図示しないバッファメモリを内蔵しており、取り込んだデータを一旦バッファメモリに記録する。その後、データ入出力制御回路14は、バッファメモリに記録したデータを、バスライン15を介して複数（図示の場合は4つ）のEEPROM16の書き込みサイクルに対応したタイミングで読み出し、EEPROM16に記録する。

【0023】この場合、データ入出力制御回路14は、EEPROM16に例えばページ単位でデータが書き込まれる毎に、EEPROM16から書き込んだページ単位のデータを読み出し、バッファメモリに記録されているデータと一致しているか否かを判別する書き込みベリファイを実行する。そして、データ入出力制御回路14は、EEPROM16から読み出したデータと、バッファメモリに記録されたデータとが一致していない場合、再度、バッファメモリからEEPROM16にデータを転送して書き込みを行なわせ、この動作が所定回数繰り返される間に、EEPROM16から読み出したデータとバッファメモリに記録されたデータとが完全に一致したとき、データの書き込みが完了される。

【0024】次に、EEPROM16から、データをメモリカード本体11の外部に読み出す場合には、電子スチルカメラ本体側からコネクタ12を介して読み出すべきデータを指定するアドレスがデータ入出力制御回路14に供給される。すると、データ入出力制御回路14は、入力されたアドレスに基づいてEEPROM16からデータを読み出し、一旦バッファメモリに記録する。その後、データ入出力制御回路14は、バッファメモリに記録したデータを読み出しコネクタ12を介して外部に導出し、ここにデータの読み出しが行なわれる。

【0025】したがって、上記のような構成によれば、電子スチルカメラ本体とメモリカード本体11との間におけるデータ転送は、必ずバッファメモリを介して行なわれるので、電子スチルカメラ本体側から見たメモリカード本体11へのデータの書き込みスピード及び読み出しスピードを向上させることができる。また、EEPROM16に特有の書き込みベリファイも、バッファメモリを用いてメモリカード本体11の内部で自動的に処理されるので、メモリカード本体11の取り扱いとしては、全くSRAMカードライクに使用することができる。

【0026】ここで、上記EEPROM16は、図2に示すように、0000～XXXX番地よりなる記憶領域を有しており、この記憶領域は、データを扱う際の最小単位である一定容量の複数のブロック1～N（1ブロックは通常数kバイト）に分割されている。このブロック1～Nの全てが、通常のデータを記録するデータ領域となっている。このデータ領域は、メモリカード本体11の外部から直接アクセスすることが可能であり、コネクタ12を介して直接アドレスを指定することによって、数百バイトでなるページ単位のデータ書き込み及び読み出しを繰り返すことにより、自由にブロック単位でのデータ書き込み及び読み出しを行なうことができる。

【0027】また、EEPROM16内には、図3(a)に示すような、上記各ブロックの管理テーブルと、2つのポインタS、Tとが設けられている。すなわち、この管理テーブルは、図中左列がブロック番号1～Nを示し、図中右列がそのブロックの状態を示している。すなわち、“0”はそのブロックが未使用であることを示し、“Z（1～N以外の数値）”はそのブロックが使用中であることを示している。また、そのブロックが書き込み不良であると判断された場合には、そのブロックに書き込むべきデータを他のブロックに書き込んで救済する処置がとられるが、そのときの救済先のブロック番号が書き込まれる。例えば管理テーブルのブロック番号Aに対応する位置に数値Bが書き込まれていれば、そのブロックAが書き込み不良で、そのブロックAに書き込むべきデータがブロックBに書き込まれて救済されていることを意味している。

【0028】さらに、上記ポインタSは、不良救済レベルを示し、初期状態つまり書き込み不良の救済を1つも行なっていない状態では“0”となっている。この不良救済レベルの最大値は、あらかじめ設定されており、この実施例では“M”とする。また、上記ポインタTは、電子スチルカメラ本体側からメモリカード本体11の残り記録容量を検知するためのもので、初期状態つまり書き込み不良の救済を1つも行なっていない状態では、全ブロック1～Nがデータ領域であるため“N”となっている。各ブロック1～Nに対するデータの書き込みは、ブロック番号の若いブロックから極力前づめで行なわれるが、不要データを消去したりその後のデータ書き込み等が行なわれることにより、一時的に連続する使用中ブロックの間に未使用ブロックが発生する場合もある。

【0029】ここで、EEPROM16へのデータ書き込み時に、あるブロックXに書き込み不良が発生した場合、データ入出力制御回路14は、まず、ポインタSの内容を見て不良救済レベルが最大値Mになっているか否かを判別する。この判別は、発生した書き込み不良が、書き込みの繰り返しによるメモリセルの劣化によって生じたものか、例えば半田付け不良やチップ全体の不良等によるものかを区別するために行なっている。また、メ

モリセル不良の累積であっても磨耗不良領域に入った場合は、信頼性の点から使用を停止することが望ましい。

【0030】そして、不良救済レベルが最大値Mになっていなければ、データ入出力制御回路14は、不良救済レベルを1段階アップさせるために未使用のつまり空きブロックの検索を行なう。不良救済レベルの1レベル分とは、P個の空きブロックを不良救済領域として確保することを意味する。そして、1レベル分の空きブロックがない場合には、データ入出力制御回路14は、これ以上の処理を中止し、そのメモリカード本体11の使用を禁止する。このため、このメモリカード本体11を継続して使用したい場合には、使用者は、不要データを消去することにより1レベル分の空きブロックが確保できるようにする必要がある。

【0031】ここで、1ブロック分の空きブロックが検出されると、データ入出力制御回路14は、この検出された空きブロックをデータ領域から不良救済領域に割り当てる。この割り当てに際しては、電子スチルカメラ本体側から見たアドレスの連続性を確保するために、図3(b)に示すように、最終ブロックNから順次若いブロック番号に向かって連続するP個のブロックN、N-1、……、N-P+1が、データ領域から不良救済領域に割り当てを変更され、ここに、レベル1の不良救済領域が確保される。このとき、データ入出力制御回路14は、この割り当ての変更を電子スチルカメラ本体側に知らせるために、ポインタTの内容を従来の“N”から“N-P”に変更する。また、データ入出力制御回路14は、不良救済レベルが1段階アップしたことを示すために、ポインタSの内容を+1する。

【0032】このようにしてP個の不良救済ブロックが確保されると、データ入出力制御回路14は、実際の不良救済処理を実行する。実際に図3(b)では、書き込み不良の発生したブロックXに書き込むべきデータを、先に確保したP個の不良救済ブロックのうちのブロックNに書き込んで救済した例を示している。そして、不良救済処理後、データ入出力制御回路14は、図3(b)に示す管理テーブルのブロックXに対応する図中右側に、救済先のブロック番号“N”を書き込み、ブロックNに対応する図中右側に、使用中であることを示す数値“Z”を書き込んで、ここに、書き込み不良ブロックXの救済処理が完了される。

【0033】次に、上記のようにしてEEPROM16に書き込まれたデータを電子スチルカメラ本体側に読み出す場合、まず、電子スチルカメラ本体は、ポインタTの内容を見てメモリカード本体11の残り記録容量、つまりデータ領域として利用できるブロックの数が“N-P”であることを検知する。このため、救済領域として利用されるP個のブロックN-P+1~Nは、電子スチルカメラ本体側からは隠れた存在となる。そして、電子スチルカメラ本体からブロックXのデータ読み出しが要

求されると、データ入出力制御回路14は、図3(b)に示す管理テーブルからブロックXに書き込むべきデータがブロックNに救済されていることを検知し、ブロックNに書き込まれたデータを読み出して電子スチルカメラ本体に出力する。このため、電子スチルカメラ本体側には、EEPROM16に書き込み不良が発生したことを何ら認識させることなく、メモリカード本体11に対するデータの書き込み及び読み出しを行なうことができる。

【0034】ここで、図4(a)に示すように、レベル1の不良救済領域の各ブロックN-P+1~Nが満杯つまり全て不良救済に使用された状態で、データ領域のブロックWに書き込み不良が発生した場合には、データ入出力制御回路14は、上記と同様にデータ領域の中の最終ブロックN-Pから順次若いブロック番号に向かって連続するP個のブロックN-P、N-P-1、……、

(N-P)-P+1を、データ領域から不良救済領域に割り当てを変更して、図4(b)に示すようにレベル2の不良救済領域を確保する。

【0035】このとき、新たに不良救済領域に割り当てられたP個のブロックN-P、N-P-1、……、(N-P)-P+1の中の、ブロックYが使用中であった場合、データ入出力制御回路14は、ブロックYに書き込まれているデータを、データ領域の中で最も若い空きブロックL+1に移動し、管理テーブルのブロックL+1に対応する図中右側に、使用中であることを示す数値

“Z”を書き込むとともに、ブロックYに対応する図中右側に、未使用であることを示す数値“O”を書き込む。そして、データ入出力制御回路14は、この新たな不良救済領域が作成されたことによる割り当ての変更を電子スチルカメラ本体側に知らせるために、ポインタTの内容を従来の“N-P”から“(N-P)-P”に変更する。また、データ入出力制御回路14は、不良救済レベルがさらに1段階アップしたことを示すために、ポインタSの内容を+1する。

【0036】このようにしてレベル2の不良救済領域が確保されると、データ入出力制御回路14は、実際の不良救済処理を実行する。実際に図4(b)では、書き込み不良の発生したブロックWに書き込むべきデータを、先に確保したP個の不良救済ブロックのうちのブロックN-Pに書き込んで救済した例を示している。そして、不良救済処理後、データ入出力制御回路14は、図4(b)に示す管理テーブルのブロックWに対応する図中右側に、救済先のブロック番号“N-P”を書き込み、ブロックN-Pに対応する図中右側に、使用中であることを示す数値“Z”を書き込んで、ここに、書き込み不良ブロックWの救済処置が完了される。

【0037】なお、電子スチルカメラ本体側からブロックWのデータ読み出しが要求された場合の動作については、図3に示したレベル1の不良救済処理の説明に準じ

て、容易に窺い知れるところであるので、その説明を省略する。

【0038】ここで、図5は、以上の動作をまとめたフローチャートを示している。まず、データ入出力制御回路14は、いずれかのブロックに書き込み不良が発生したことを検出すると（ステップS1）、ステップS2で、不良救済領域が形成されているか否か、つまり、ポインタSが“0”か否かを判別し、ある場合（YES）には、ステップS3で、その救済領域に空きブロックがあるか否かを判別する。そして、空きブロックがあれば（YES）、データ入出力制御回路14は、ステップS4で、その空きブロックを利用して不良救済処理を行ない、終了（ステップS5）される。

【0039】また、ステップS2で不良救済領域が形成されていない（NO）、またはステップS3で空きブロックがない（NO）と判断された場合、データ入出力制御回路14は、ステップS6で、不良救済レベルが最大値になっているか否か、つまり、ポインタSの内容が“M”か否かを判別し、最大値であれば（YES）、ステップS7で、このメモ리카ード本体11はこれ以上使用不可と判断して、終了（ステップS8）される。一方、不良救済レベルが最大値になっていない（NO）と判断された場合、データ入出力制御回路14は、ステップS9で、現在のデータ領域内に1レベル分の不良救済領域を形成するためのP個の空きブロックがあるか否かを判別し、ない（NO）場合、ステップS7で、このメモ리카ード本体11はこれ以上使用不可と判断して、終了（ステップS8）される。

【0040】そして、1レベル分の空きブロックがある（YES）と判断された場合、データ入出力制御回路14は、ステップS10で、現在のデータ領域中の最終ブロックから順次若いブロック番号に向かって連続してP個の空きブロックを確保できるか否かを判別し、確保できない（NO）場合、ステップS11で、確保すべき領域内に書き込まれているデータを、その確保すべき領域外のデータ領域に移動させた後、ステップS12で、その移動させたデータに関連する情報の書き替え等の処理を実行する。

【0041】ここで、ステップS10でP個の空きブロックを連続して確保できる（YES）と判断された場合、またはステップS12で関連情報の書き替えが行なわれた後、データ入出力制御回路14は、ステップS13で、確保した領域をデータ領域から不良救済領域に割り当て変更し、ステップS14で、ポインタS、Tの内容を更新させた後、ステップS4で、不良救済処理を行ない、終了（ステップS5）される。

【0042】したがって、上記実施例のような構成によれば、データ領域の一部のブロックに書き込み不良が発生したとき、データ領域中からP個の空きブロックを検索して不良救済領域に割り当て、この不良救済領域の空

きブロックに該不良ブロックに書き込むべきデータを書き込むようにしたので、一部に書き込み不良が発生したEEPROM16でも継続して使用することができ、経済的に有利で実用に適するものである。また、不良救済領域が満杯になった場合には、データ領域中から新たにP個の空きブロックを検索して第2の不良救済領域に割り当て、この第2の不良救済領域の空きブロックに該不良ブロックに書き込むべきデータを書き込むようにしている、つまり、書き込み不良ブロックの発生量に応じて不良救済領域をP個のブロック単位で増加させるようにしているので、EEPROM16の記憶領域の有効利用を図ることができる。

【0043】さらに、上記実施例によれば、EEPROM16のデータ領域は、書き込み不良ブロックの発生量に応じて自動的に削減されるため、見掛上残り記録容量があるにもかかわらずデータを記録することができないという問題は生じない。また、データ領域の削減は、例えば初期状態で4MバイトのEEPROM16であれば、3Mバイト、2Mバイト、1Mバイト、512kバイト、256kバイトのように切りの良い値で順次行なうようにしてもよい。これは、通常のメモ리카ードのラインナップ系列に合わせることができ、外部からの認識を容易にすることができるとともに、残り記録容量を量子化して出力（例えば256kバイトのN倍等）する際にも好適である。

【0044】ここで、上記実施例では、書き込み不良が発生したとき、P個の空きブロックによる不良救済領域を生成し、この不良救済領域が満杯になった場合、再度P個の空きブロックによる不良救済領域を生成するようにしたが、不良救済領域を構成する空きブロックの数は、常に同じP個に限らず、不良救済領域を構成する毎に異ならせてもよいことはもちろんである。なお、この発明は上記各実施例に限定されるものではなく、この外その要旨を逸脱しない範囲で種々変形して実施することができる。

【0045】

【発明の効果】以上詳述したようにこの発明によれば、一部に書き込み不良が発生したEEPROMでも継続して使用することができるとともに、そのEEPROMの記憶領域の有効利用を図ることができ、経済的に有利で実用に供し得る極めて良好なメモ리카ード装置を提供することができる。

【図面の簡単な説明】

【図1】この発明に係るメモ리카ード装置の一実施例を示すブロック構成図。

【図2】同実施例におけるEEPROMの記憶領域を示す図。

【図3】同実施例における管理テーブルの詳細を示す図。

【図4】同実施例で救済領域が満杯になった場合の対策

を示す図。

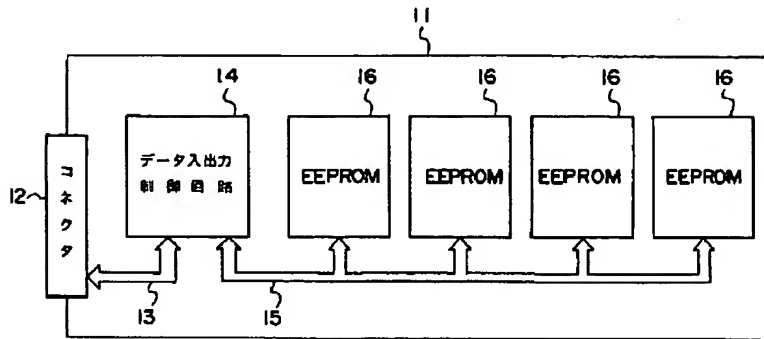
【図5】同実施例の動作をまとめたフローチャート。

【図6】SRAMカードとEEPROMカードとの長短を比較して示す図。

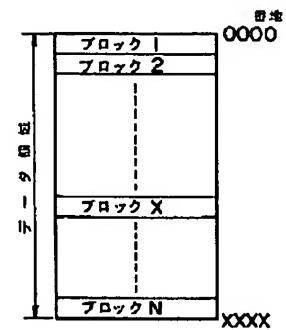
*【符号の説明】

11…メモリカード本体、12…コネクタ、13…バスライン、14…データ入出力制御回路、15…バスライン、16…EEPROM。

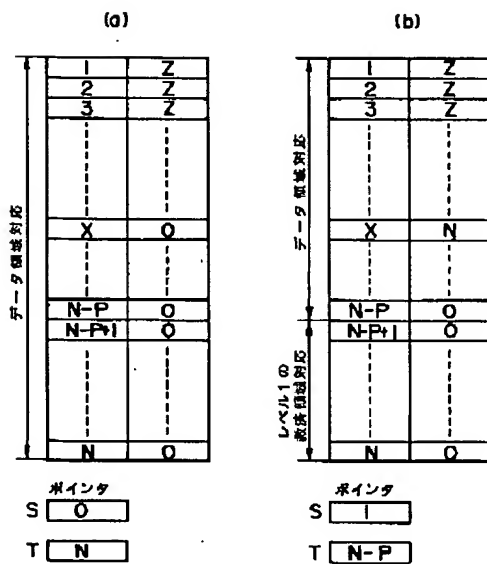
【図1】



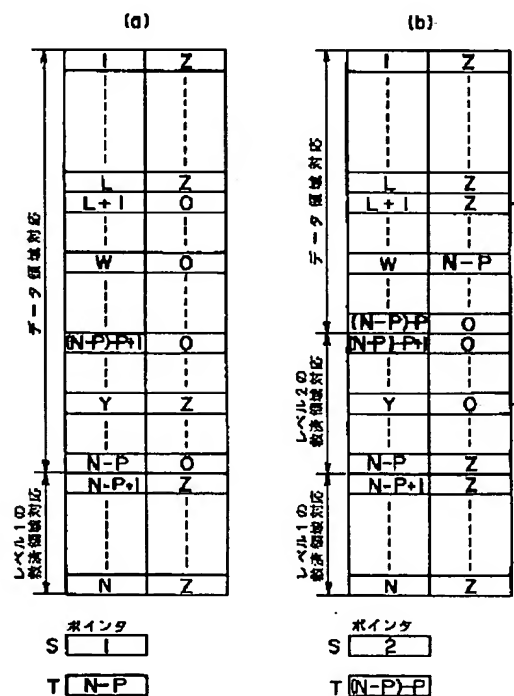
【図2】



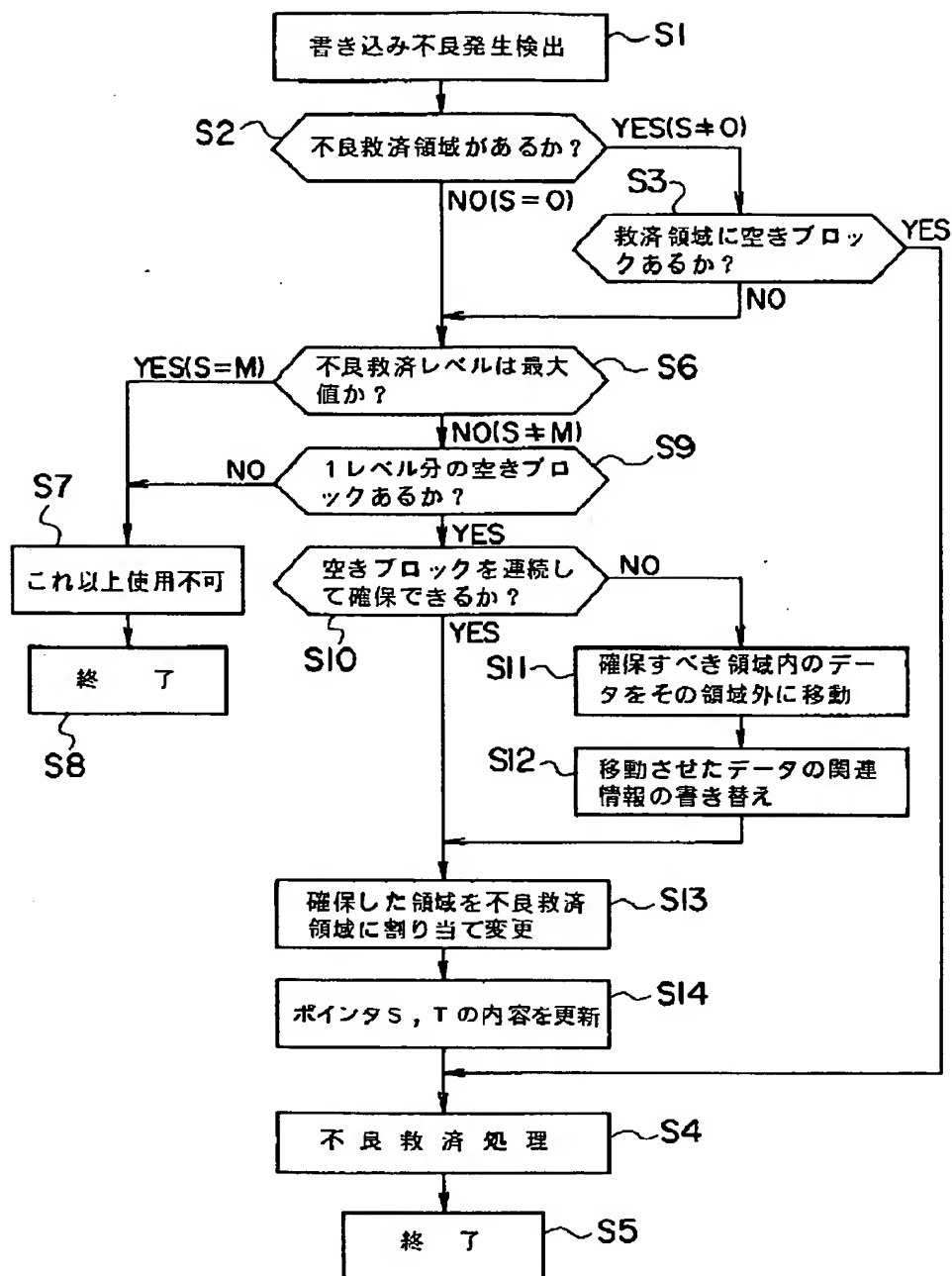
【図3】



【図4】



【図5】



〔図6〕

比 較 項 目	SRAM カード	EEPROM カード
1. バックアップ電池	有	無
2. コスト	高	やや低
3. 書き込みスピード(ランダム) (ページ)	速 -----	遅 やや速
4. 読み出しスピード(ランダム) (ページ)	速 -----	遅 やや速
5. イレースモード	無	有
6. 書き込みベリファイ	必要 無	必要 有

フロントページの続き

(51)Int.Cl.⁵ 識別記号 片内整理番号 F I 技術表示箇所
 G 1 1 C 5/00 3 0 2 Z 6741-5L
 7/00 3 1 5 6741-5L
 16/06

(72)発明者 丸山 晃司
 神奈川県横浜市磯子区新杉田町8番地 株
 式会社東芝映像メディア技術研究所内

(72)発明者 前川 智之
 神奈川県横浜市磯子区新杉田町8番地 株
 式会社東芝映像メディア技術研究所内

(72)発明者 佐藤 聡明
 東京都港区新橋3丁目3番9号 東芝エ
 ー・ビー・イー株式会社内